

## Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA PDF - Télécharger, Lire



TÉLÉCHARGER

LIRE

ENGLISH VERSION

DOWNLOAD

READ

### Description

Les attaques par canaux cachés sont une grande menace pour les circuits cryptographiques. En effet, l'attaque DPA (Differential Power Analysis attack) permet de retrouver la clé secrète d'un circuit cryptographique en analysant sa consommation de courant. Face à cette menace, les logiques différentielles avec précharge telles que la technique WDDL (Wave Dynamic Differential Logic) sont des contre mesures très prometteuses. Elles permettent de rendre l'activité du circuit indépendante des données. Néanmoins, pour que cette approche soit efficace, il faut que le routage des signaux différentiels du circuit WDDL soit équilibré. Ce livre s'intéresse au problème d'équilibre des signaux duaux d'un circuit implémenté en logique WDDL sur des architectures FPGA. Plusieurs architectures sont explorées telles qu'une architecture hiérarchique arborescente, une architecture matricielle et une architecture hiérarchique combinant le réseau matriciel et le réseau arborescent. Ce livre étudie et propose des techniques de placement et de routage adaptées à chaque architecture afin d'équilibrer les délais et les capacités des signaux différentiels du circuit WDDL.



Placement et routage pour des FPGAs sécurisés contre les attaques DPA. Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA. Emna Amouri - ISBN: 978-3-8416-2571-7.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA. Emna Amouri. US\$ 108,16. Stock Disponible.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA. Emna Amouri. \$ 2.297. Stock Disponible.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA. av Emna Amouri. häftad . Pinterest Twitter Facebook. Författare: Emna Amouri; Undertitel: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA; Språk: Franska; Utgiven: 2013-11.

7 mai 2010 . 2-Le placement et le routage d'un circuit ne peuvent être . 3-Ils ne sont pas protégés contre les attaques par canaux cachés tels que la DPA,.

CONCEPTION ET L'ARCHITECTURE DE CE CIRCUIT TIENNENT . CIRCUIT, 2) AU NIVEAU ELECTRIQUE POUR LE CHOIX ET LA .. "Outils de placement et de routage pour des architectures FPGA sécurisées contre les attaques DPA". . d'équilibre des signaux duaux d'un circuit implémenté en logique WDDL sur des.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA. Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA. Electronics, electro-technology, communications.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA. Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA. Emna Amouri - ISBN: 978-3-8416-2571-7.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA by Emna Amouri : Language - French.

Agregando al carro. Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA. Emna Amouri. \$ 100.450.

9786131511707, Christophe Kehren, Motifs formels d"architectures pour la sûreté de ..

9786131597923, Jean-Yves Parédé, Application de la technologie FPGA aux .. Placement et routage pour des FPGAs sécurisés contre les attaques DPA, Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL . signaux duaux d'un circuit

implémenté en logique WDDL sur des architectures FPGA.

6 iv Table des matières Principe de détection Architecture de l'UAL Mécanisme de .. Les contre-mesures proposées pour contrer les attaques par canaux cachés ont .. Dans le cas d'un circuit sécurisé, les spécifications doivent également .. contre les attaques par observation Réduction du signal Équilibrage Filtrage.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA, Emna Amouri comprar el libro - ver opiniones y comentarios. Compra y venta de libros importados, novedades y bestsellers en tu.

Placement et routage pour des FPGAs sécurisés contre les attaques DPA . des signaux duaux des circuits WDDL implémentés sur des architectures FPGA - .. Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL.

Results 33 - 48 of 57 . Placement et routage pour des FPGAs sécurisés contre les attaques DPA: Equilibrage du délai et de la capacité des signaux duaux des circuits WDDL implémentés sur des architectures FPGA. 24 Nov 2013. by Emna Amouri.

